

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 05181031 A

(43) Date of publication of application: 23.07.93

(51) Int. Cl

G02B 6/12

(21) Application number: 04000170

(71) Applicant: HITACHI CABLE LTD

(22) Date of filing: 06.01.92

(72) Inventor: IMOTO KATSUYUKI
KAWAMATA SHIGERU
HORI AKIHIRO

(54) OPTICAL WAVEGUIDE AND ITS PRODUCTION

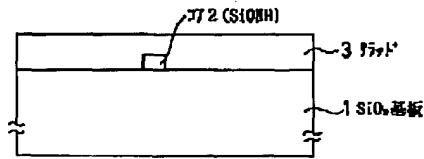
3 and, therefore, the warpage decreases.

(57) Abstract:

COPYRIGHT: (C)1993,JPO&Japio

PURPOSE: To inexpensively produce the optical waveguide which has a large refractive index difference between a core and a clad and is small in warpage and low in loss.

CONSTITUTION: This optical waveguide has the projecting core 2 consisting of SiONH formed by a plasma CVD method on an SiO₂ substrate 1. The refractive index n_w of this core 2 is selectable from a 1.46 to 1.57 range and is, therefore, not required to be further incorporated therein with additives for controlling the refractive index. SiO₂ is used for the clad 3 covering the core 2 and further, the SiO₂, contg. at least one kind of the additives for controlling the refractive index, such as B, P and F, is used to increase the specific refractive index difference and to adjust the coefft. of thermal expansion is used. The specific refractive index difference between the core 2 and the clad 3 can be changed within a range from 0.17 to 7.0% if the SiO₂ is used for the clad 3. The film of the SiONH has the value approximate to the coeffts. of thermal expansion of the SiO₂ substrate 1 and the clad



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-181031

(43)公開日 平成5年(1993)7月23日

(51)Int.Cl.⁵
G 0 2 B 6/12

識別記号 厅内整理番号
N 7036-2K
M 7036-2K

F I

技術表示箇所

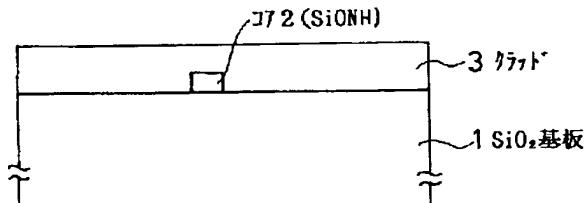
(21)出願番号 特願平4-170
(22)出願日 平成4年(1992)1月6日

(71)出願人 000005120
日立電線株式会社
東京都千代田区丸の内二丁目1番2号
(72)発明者 井本 克之
茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内
(72)発明者 川又 繁
茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内
(72)発明者 堀 彰弘
茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内
(74)代理人 弁理士 松本 孝

(54)【発明の名称】 光導波路及びその製造方法

(57)【要約】

【目的】コアとクラッドの屈折率差が大きく、反りの小さい低損失な光導波路を安価に製造する。
【構成】 SiO_2 基板1上に、プラズマCVD法によって作成した SiONH の凸状コア2をもつ。このコア2の屈折率 n_w は1.46～1.57の範囲から選べるため屈折率制御用添加物を含ませる必要がない。コア2を覆うクラッド3には SiO_2 を用い、さらに比屈折率差の増大化と熱膨張係数の調節用としてB、P、F、等の屈折率制御用添加物を少なくとも1種含んだものを用いる。クラッド3に SiO_2 を用いると、コア2とクラッド3との比屈折率差は0.17%から7.0%の範囲で変えることができる。 SiONH の膜は SiO_2 基板1、クラッド3の熱膨張係数に近い値をもつため、反りが小さくなる。



【特許請求の範囲】

【請求項1】屈折率が n_w の凸状のコアの外周を屈折率が n_c ($n_c < n_w$) のクラッドで覆った光導波路において、上記コアの材質に S_iO_xNyHz ($x, y > 0, z \geq 0$ の実数) を用いたことを特徴とする光導波路。

【請求項2】屈折率が n_w の凸状のコアの外周を屈折率が n_c ($n_c < n_w$) のクラッドで覆った光導波路において、上記コアの材質に S_iONH を用いたことを特徴とする光導波路。

【請求項3】請求項2に記載の光導波路において、屈折率 n_w の値は1.46から1.57の範囲内にあることを特徴とする光導波路。

【請求項4】請求項2または3に記載の光導波路において、上記クラッドの材質は S_iO_2 あるいは S_iO_2 に B, P, F, Ge, Ti 等の屈折率制御用添加物を少なくとも1種含んでいることを特徴とする光導波路。

【請求項5】請求項2～4のいずれかに記載の光導波路において、上記コアは屈折率が n_s ($n_s < n_w$) の基板あるいは基板上に形成した屈折率 n_b ($n_b < n_w$) のバッファ層上に形成されていることを特徴とする光導波路。

【請求項6】請求項2～5のいずれかに記載の光導波路において、 S_iONH のコアはプラズマCVD法によって形成されたものであることを特徴とする光導波路。

【請求項7】請求項5に記載の光導波路において、基板に S_iO_2 を用いたことを特徴とする光導波路。

【請求項8】屈折率が n_s の基板上、あるいは基板上に形成された屈折率が n_b のバッファ層上に、 S_iH_4 あるいは $S_i(OCl_5)_4$ と N_2O と必要に応じて N_2 を用いて化学蒸着法により屈折率が n_w ($n_s < n_w, n_b < n_w$) の S_iONH 膜を形成する工程と、 S_iONH の膜をフォトリソグラフィ及びドライエッチングにより凸状パターンに加工する工程と、加工した凸状パターン表面上に屈折率が n_c ($n_c < n_w$) のクラッド膜を被覆する工程とからなる光導波路の製造方法。

【請求項9】請求項8に記載の光導波路の製造方法において、上記 S_iONH 膜を形成した後か、あるいは凸状パターンに加工した後に、不活性ガス雰囲気中で上記 S_iONH の軟化温度よりも低い温度で熱処理する工程を付加したことを特徴とする光導波路の製造方法。

【請求項10】請求項9に記載の光導波路の製造方法において、熱処理工程の際に、不活性ガス雰囲気に塩素を含むガスを混合することにより、 S_iONH 膜中のHを取り除き、 S_iON 膜としたことを特徴とする光導波路の製造方法。

【請求項11】請求項8に記載の光導波路の製造方法において、 S_iONH 膜を凸状パターンに加工した後に、プラズマCVD法によって屈折率変化抑制層を形成する工程を導入するようにしたことを特徴とする光導波路の

製造法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、リッジ形の光導波路及びその製造方法に係り、特に光導波路のコアを S_iONH で構成したものに関する。

【0002】

【従来の技術】光ファイバ通信の進展にともない、光デバイスには=大量生産性、=高信頼性、=結合の無調整化、=自動組立、=低損失化等が要求されるようになり、これらの課題を解決するために導波路型の光デバイスが注目されるようになってきた。

【0003】光導波路の中で特に石英系ガラス光導波路は、低損失で、光ファイバとの接続損失も非常に小さいため、将来の光導波路として有望視されている。従来、石英系ガラス光導波路の製造方法として、図12に示す火炎堆積法が知られている。これは、(A)シリコン基板21上へ石英ガラスからなるバッファ用多孔質膜24a及びその膜上に屈折率制御用添加物(TiあるいはGe等)を含んだ石英ガラスからなるコア用多孔質膜22aを形成し、(B)それらの加熱透明化によりバッファ層24及びコア層22bをもつ平面光導波膜を形成する。(C)及び(D)マスク25を用いたドライエッチングプロセスによるパターン化によって凸状のコア層22を有する3次元光導波路を形成する。(E)この3次元光導波路上に石英ガラスからなるクラッド用多孔質膜23aを形成し、(F)その加熱透明化によりクラッド層23を形成することによって実現されている(宮下:光導波路技術, 1. 最近の光導波路技術, Open Plus E, No. 78, p. 59-67)。

【0004】

【発明が解決しようとする課題】しかし、上述した図12の石英系ガラス光導波路の製造方法には次のような問題点があった。

【0005】(1)コアとクラッドとの屈折率差の大きいガラス導波路を製造するために、屈折率制御用添加物を含んだ屈折率の高いコアガラス膜をバッファ層の上に形成すると、基板全体が熱膨張係数の違いによって反りを生じ、その反り量が $10 \mu m$ をはるかに超える大きさ値となるので、高寸法精度の光回路をパターンングすることがむずかしい。この点で屈折率差を大きくするには限界があった。

【0006】(2)また上記(1)の理由以外に、コアとクラッドとの屈折率差に限界があることがわかった。すなわち、屈折率の高いコア用多孔質膜を堆積させても、図12(B)の焼結プロセスで屈折率制御用添加物が揮散してしまい、屈折率の高いコア層を実現することがむずかしく、最大でも1.47を超えることはなかった。そのため、比屈折率差 Δ はたかだか1%程度が限界であった。

【0007】(3) 屈折率制御用添加物を多く含んだコア層を図12(D)に示すように、ドライエッティングプロセスによりパターニングすると、コア層を構成するSiO₂と上記添加物とのエッティング速度の違いによってエッティング側面が凹凸状に荒れ、それが原因で散乱損失を増大させる。

【0008】(4) 焼結プロセスが2回(図12(B)及び(F))もあり、そのため製造時間がかかり、ユーティリティコスト(すなわち、電気代、ガス代、水道代など)もかかるため、低コスト化がむずかしい。

【0009】本発明の目的は、最適なコア材質を見出すことによって、前記した従来技術の欠点を解消し、コアとクラッドとの屈折率差を大きくしても反りが小さく、かつコア側面のエッティング荒れの極めて少ない、低損失で超小型、低コストな光導波路を提供することにある。また、本発明の目的は、低コストな光導波路の製造方法を提供することにある。

【0010】

【課題を解決するための手段】本発明の光導波路は、屈折率がn_wの凸状のコアの外周を屈折率がn_c(n_c < n_w)のクラッドで覆った光導波路において、コアの材質にSiONHを用いるようにしたものである。コアの材質はSiONHで構成され、少なくとも熱膨張係数、軟化温度等の物理的特性を大幅に変化させる屈折率制御用添加物は、含まれていない。

【0011】また上記光導波路の製造方法は、低屈折率の基板、あるいは低屈折率n_b(n_b < n_w)のバッファ層を有する基板上に、SiH₄(あるいはSi(OCH₃H₅)₄)とN₂Oおよび必要に応じてN₂を用いて気相化学蒸着法(CVD法)によりSiONHの膜を数μmから10数μm形成させる工程と、SiONHの膜をフォトリソグラフィおよびドライエッティングにより凸状のパターンに加工する工程と、加工したパターン表面上にクラッド膜を被覆する工程とから構成したものである。この場合において、製造工程中の屈折率変化を小さくするために、SiONH膜を形成した後か、あるいは凸状パターンに加工した後に、不活性ガス雰囲気中でSiONHの軟化温度よりも低い温度で熱処理する工程を付加することが望ましい。

【0012】

【作用】コア用のSiONHは、基板との熱膨張係数の違いがあまりないので、反りが小さく、高寸法精度の光回路をパターニングすることが容易となる。すなわち、偏波依存性の極めて少ない導波路型光回路を実現することができる。また基板上に堆積させるSiONHのコア用多孔質膜は、屈折率制御用添加物(例えば、SiO₂にB、P、Ge、Ti、Al、Ta、Znなどを少なくとも1種含んだもの)を含ませなくても高い屈折率をもつて、焼結プロセスでの添加物の揮散を問題にすることなく、屈折率の高いコア層を実現することができ、コ

アとクラッドとの比屈折率差も従来よりはるかに大きくとることができる。また、添加物が含まれていないため、ドライエッティングプロセスによりパターニングしても、SiO₂と添加物とに起因するエッティング速度の違いによるエッティング側面の凹凸状の荒れがなくなり、それに起因する散乱損失の増大もなくなる。さらに、比屈折率差を従来よりも倍以上に大きくとれることから、各種導波路型光回路(例えば、マッハツエンダ型光フィルタ)を1桁以下の小さい面積に小型化できる。その結果、光回路損失も大幅に小さくなることと、一枚のウェハ基板から大量に光回路を作ることができるために大幅な低コスト化を期待できる。

【0013】SiONH膜によるコア層はCVDで形成するので焼結プロセスが不要となり、特に、クラッドもプラズマCVDや減圧CVDにより形成すると、透明なクラッド用ガラス膜が直接形成されるので、焼結プロセスが全く不要となり、そのため製造時間が短縮され、ユーティリティコストもかからず、低コスト化が容易となる。また、製造工程中の屈折率の変化を小さく抑えることができる。

【0014】なお、本発明で用いるコア用のSiONH膜は、プラズマCVD法で作ると好適な膜を得ることができる。すなわち、プラズマ雰囲気中に基板を100～350℃の範囲に加熱しておき、このプラズマ雰囲気中に、例えば、SiH₄とN₂OとN₂ガスを送り込んで成膜する。得られる膜はSiO₂中に微量のNとHが含まれていることが重要であり、Nの含有量を調節することにより屈折率を制御することができる。つまり、Nの含有量が多い程、屈折率は高くすることができる。成膜した膜はSiO_xN_yH_z(x, y > 0, z ≥ 0の実数)であり、y, zの増大につれてxは減少する。屈折率が小さい程、xは2に近づき、yが減少する。逆に、屈折率が高い程yが増え、xは2よりも小さくなる。Hは低温プラズマCVD法で成膜しているため含有され、屈折率が高い程減少し、逆に屈折率が低い程増大するが、その含有量は0.001重量%から数重量%の範囲である。またこのHの含有量は、低温プラズマ雰囲気中で成膜する程多く入り、高温になる程減少する。それゆえに、NとHの含有量を調節することにより、屈折率を制御することができる。従って、本発明の高屈折率差、低偏波依存、低損失、超小型光導波路を実現するのに好適なコアの屈折率範囲は、1.46から1.57の範囲である。

【0015】

【実施例】図1に本発明の実施例によるリッジ形の光導波路の断面図を示す。基板1にはSiO₂ガラスを用いている。断面略矩形をした凸状のコア2にはプラズマCVD法によって作成したSiONHのガラス膜を用いている。このコア2の屈折率n_wは、後述するように、1.46～1.57の範囲から選ぶことができる。クラ

ラッド3にはSiO₂、あるいはSiO₂にB、P、F、等の屈折率制御用添加物を少なくとも1種含んだものを用いる。ここで、例えば、クラッド3にSiO₂を用いると、コア2とクラッド3（あるいは基板1）との比屈折率差は0.17%から7.0%の範囲で変えることができる。またクラッドにBとかFを添加したSiO₂膜を用いれば、さらに比屈折率差を大きくすることができる。更に、これらの添加物は熱膨張係数の調節用としても用いることができる。従来法では、比屈折率差はたかだか1%程度が限界であったのが、本実施例の構成では従来の約7倍も大きく取ることができる。しかも、このSiONHの膜はSiO₂基板1、クラッド3の熱膨張係数に近い値（約5×10⁻⁶/℃）を有しているので、成膜時にはほとんど基板の反りがなく、高寸法精度の光回路をパターニングすることができる。

【0016】一例として、SiO₂基板上に屈折率が1.472のSiONH膜を8μmの厚さに形成し、基板の反り量を測定した。その結果、基板の反り量は3μm以下であり、成膜による基板の反り量はきわめて少ないことがわかった。このことからもSiO₂とSiONHとの熱膨張係数の差はほとんどないことが実験的に確証できた。また上記SiONHを成膜した基板をN₂ガス雰囲気中でSiONHの軟化温度（<1600℃）よりも低い1000℃に保ち3時間加熱した。但し、昇温時間は2時間、降温時間は4時間とした。そして、同様にして基板の反り量を測定したところ、反り量は4μm以下であり、SiONH中への残留応力が極めて少ないことがわかった。このことはコヒーレント光通信用の偏光依存性の少ない光部品、例えば、マッハツェンダ型光フィルタ、リング共振器、狭帯域光合分波器などを実現する上で極めて有利である。因みに、本実施例のSiONHを用いたコア膜と、従来例のSiO₂-TiO₂系コア膜の場合の基板の反り量の比較結果を図2に示した。なお、上記熱処理工程は必要に応じて行うが、この工程においては、不活性ガス（N₂、Arなど）雰囲気中で加熱することが屈折率変化を小さくする上で必須である。つまり、酸化性雰囲気で熱処理を行うとSiONH中のNおよびHがO₂と反応して屈折率の低下をもたらすからである。なお、不活性ガスおよびH₂などを入れた還元雰囲気中で熱処理すると非常に好ましい。

【0017】本実施例のコア2内には、従来のように屈折率制御用添加物としてP、Ge、Al、Ti、B等が含まれていないので、光導波路作成プロセスの途中でコア2の屈折率が低下することがない。また、ドライエッティングプロセスによりコアを凸状構造に加工する際に、ほぼ等速でエッティングすることができ、側面の荒れの少ないコア側面を実現することができる。

【0018】図3に本発明の他の実施例による光導波路の断面図を示す。基板1aにはSi基板を用い、その基板1a上に屈折率n_b（n_b < n_w）のバッファ層4を

設け、このバッファ層4上にクラッド3に囲まれたコア2を凸状に形成した構成である。バッファ層4の材質はクラッド3の材質と同様のものを用いることができ、その屈折率n_bはクラッド3の屈折率n_cと同程度か、あるいはn_b < n_cまたはn_b > n_cであってもよい。

【0019】図4に本発明の光導波路の製造方法の実施例を示す。まずSiO₂基板1上に、後述するように、プラズマCVD法によってコア層2aとなるSiONH膜を堆積させる。このSiONHの膜厚はシングルモード光導波路を実現する場合には数μmから20数μm、マルチモード光導波路を実現する場合には、10数μmから100μmの範囲内に設定する（同図（A））。次に反応性イオンエッティング装置を用いてドライエッティングにより凸状のコアパターン2に加工する（同図（B））。その後、プラズマCVD法、CVD法などの方法によってクラッド3の膜を堆積させる（同図（C））。このクラッド3の膜厚は5μm以上あればよい。なお、プラズマCVD法、減圧CVD法などによってクラッド3を形成した場合には、透明なガラス膜を形成できるため、その後の高温熱処理工程を省いてもよい。火炎堆積法、常圧CVD法などでSiO₂膜、あるいはSiO₂にB、F、Pなどの屈折率制御用添加物を少なくとも1種含んだクラッド膜3を形成する場合には、膜が多孔質状であるため、その後に高温熱処理工程を必要とする。その場合、事前に凸状のSiONHコアパターン表面上に低温プラズマCVD法などの方法を用いて屈折率変化抑圧用のSiO₂膜、あるいはSiO₂にB、F、Pなどの屈折率制御用添加物を少なくとも1種含んだ低屈折率n_p（n_p < n_w）の屈折率変化抑圧層を形成した後に行うか、あるいは事前に不活性ガス雰囲気中で熱処理を行って屈折率の変化を抑圧した後でクラッド膜を形成することが重要である。なぜならば、SiONH膜をO₂ガスを含む雰囲気中で高温熱処理するとSiONH膜中のN、Hが拡散するか、O₂と反応してしまうため、屈折率が大幅に低下してしまうという現象を発見したからである。なお、不活性ガスおよびH₂などを入れた還元雰囲気中で熱処理すると非常に好ましい。

【0020】表1は図4（A）のコア層2aを形成した場合のコア層2aの膜厚と屈折率の面内分布を測定した結果であり、測定位置は図5に示した点である。熱処理前の特性は膜形成後のものであり、熱処理後の特性は、成膜後に1000℃、N₂雰囲気（Nガス流量：101/m³）で3時間熱処理した後の特性を示したものである。前述したように、コア層2a内には屈折率制御用添加物が含まれていないので、熱処理前と熱処理後の屈折率特性には密度の変化による違い程度の変化しか生じていない。つまり、従来のように熱処理によって屈折率制御用添加物の揮散による屈折率の大幅な低下がみられない。また、基板の反りも4μm以下でほとんど問題に

ならない値であった。

【0021】

*【表1】

*

測定位置		#0	#1	#2	#3	#4
熱処理前	屈折率	1.5095	1.5068	1.5088	1.5078	1.5085
	膜厚(μm)	2.7901	2.8159	2.8161	2.8423	2.8371
熱処理後 1000°C 3時間	屈折率	1.5178	1.5144	1.5153	1.5151	1.5145
	膜厚(μm)	2.6349	2.6724	2.6836	2.6934	2.6992

【0022】図6は基板1上に、前述したプラズマCVD法によってSiONHの膜を形成する装置の概略図を示したものである。プラズマCVD装置5内には上部と下部に2つの平行平板電極となるシャワ電極6と下部電極7が設置され、これらの電極間に高周波電源12から高周波電圧が印加されている。そしてこの装置5内は排気装置14によって真空に排気される。下部電極7の上には基板1が配置され、その電極7の下のヒータ10に電圧11を印加することによって数百℃に加熱されている。上部シャワ電極6は矢印91方向から送られてきたガス(SiH4とN2O、あるいは必要に応じてN2を導入してもよい。)を平行平板電極間に一様にガスを噴出するために、内部が中空で電極対向面に多数の孔の開いたシャワ構造となっている。またこのシャワ電極6は絶縁体13によってプラズマCVD装置5と絶縁されている。このような装置構成で、SiONH膜は減圧状態の中で成膜される。なお、図6において、上部電極と下部電極とは反対に取り付けられ、下方から上方へガスを吹き付けて成膜するようにしてもよい。

【0023】ここで、前述した高屈折率を実現するための成膜条件の具体例について述べる。図7はN2O/SiH4比と屈折率(波長0.63μmでの値)との関係を示したものである。同図からわかるように、1.46～1.68の値を実現することができた。ただし、上記屈折率で、1.57を超えるとSiONHではなく、SiNxに近い物性となるので、本発明の光導波路用としては好ましくない。

【0024】図8は図6の下部電極7の基板温度を変えて成膜したSiONHの屈折率測定結果を示したものである。基板温度によっても屈折率を調節することができるることを示している。

【0025】図1の具体的実施例として、厚さ1mm、直径3インチの石英ガラス基板1上に屈折率が表1に示

すSiONH膜を約8μm堆積させ、その後、WSi膜をスパッタリング法により、約1μm形成した。その上にフォトリソグラフィプロセスにより幅10μmの直線パターンをパターニングした。次にドライエッチングプロセスにより、NF3ガスを用いてフォトレジスト膜をマスクにしてWSi膜をパターニングし、次いで、CHF3ガスを用いてSiONH膜をドライエッチングした。その後、プラズマCVD法により、SiO2膜を4μmの厚さ形成した。次いで、火炎堆積法によりSiO2-B2O3-P2O5の膜を約40μm形成した。次いで1300°Cで熱処理後、基板の端面をダイシング、研磨して光導波路を試作し、波長1.3μmから1.60μm帯の光で損失波長特性を測定した結果、最低値で0.03dB/cmの損失を実現できた。

【0026】なお、図9はSiO2基板上のコア膜をドライエッチングプロセスにより、パターニングした結果を走査型電子顕微鏡により写真撮影したものであり、本実施例のSiONHのコアパターンと従来例のSiO2-TiO2のコアパターンを比較して示してある。同図(A)からわかるように従来のSiO2-TiO2コアパターンは側面がエッチングにより大幅に荒れている。これに対して同図(B)に示す本実施例のSiONHコアパターンの側面はほとんどエッチング荒れが生じていない。すなわち、本実施例の構成のコアは非常に均一にエッチングができる事を示しており、これにより大幅な低損失化が実現されたものと思われる。

【0027】図10は本実施例のSiONHのコアを用いて構成したマッハツェンダ型光フィルタと従来のSiO2-TiO2コアを用いて構成した上記光フィルタのサイズを比較したものである。同図からわかるように、面積を2桁以下に小型化することができ、これにより抜本的な低コスト化を期待できる。また表2は上記光フィルタの損失がどの程度低くなるかを計算した結果であ

り、本実施例の構成を用いることにより、大幅に低損失化を実現可能なことを示している。

*【0028】
*【表2】

損失要因	従来例 ($\Delta: 0.34\%$)	本実施例 ($\Delta: 2.0\%$)
ファイバ導波路接続損失	$0.5 \text{ dB}/\text{point} \times 2 = 1.0 \text{ dB}$	$1.0 \text{ dB}/\text{point} \times 2 = 2.0 \text{ dB}$
伝搬損失	$0.2 \text{ dB}/\text{cm} \times 10.1 \text{ cm} = 2.02 \text{ dB}$	$0.1 \text{ dB}/\text{cm} \times 1.1 \text{ cm} = 0.11 \text{ dB}$
曲線-曲線部での放射損失	$0.11 \text{ dB}/\text{point} \times 4 = 0.44 \text{ dB}$	~ 0.1 dB
直線-曲線部での放射損失	$0.03 \text{ dB}/\text{point} \times 10 = 0.3 \text{ dB}$	~ 0.1 dB
側面荒れによる散乱損失	0.35 dB (at 面荒さ $0.03 \mu\text{m}$)	0.2 dB (at 面荒さ $0.02 \mu\text{m}$)
合計損失	~ 4 dB	~ 2.5 dB

【0029】なお、コア中のHは高温熱処理により、含有量を小さくすることができる。また、塩素ガスを含む雰囲気中で処理などすることによっても小さくすることができる。例えば、プラズマCVD法によってコア用のSiONH膜を基板上に成膜後、図11に示すように、電気炉15内に矢印171のごとくN₂とCl₂を導入してN₂とCl₂ガス雰囲気中で熱処理すれば、膜中に含有しているHを低減でき、SiON膜にすることができる。この様なHの混入していない膜に変化させることができると、OH基による吸収損失の影響がほとんどなくなるので、さらに低損失化を図ることができる。

【0030】

【発明の効果】以上述べたように本発明によれば次のような効果を発揮する。

【0031】(1) 請求項1に記載の光導波路によれば、コアに、屈折率が高く熱膨張係数がクラッドや基板などと近いSiO_xN_yH_zを用いたので、高比屈折率差、低偏波依存性、低損失、超小型化導波路を実現することができる。

【0032】(2) 請求項2に記載の光導波路によれば、コアに、屈折率が高く熱膨張係数がクラッドや基板などと近いSiONHを用いたので、高い比屈折率差をもたせることができ、熱膨張係数の違いによる基板の反りもほとんど生じないため寸法精度の高いパターニングを行うことができる。また、従来のようにコア内に熱膨張係数、軟化温度などの物理的特性を変化させるための屈折率制御用添加物を添加する必要もないで、添加物に起因するドライエッティングプロセス時のコア側面のエ

ッチング荒れをきわめて少なくすることができる。

【0033】(3) 請求項3に記載の光導波路によれば、コアの屈折率を所定の範囲に設定したので、従来より高い比屈折率差を得ることができると共に、コアが光導波路として好ましくない物性になるのを回避できる。

【0034】(4) 請求項4に記載の光導波路によれば、クラッドにSiO₂を用いることでより高い比屈折率差を得ることができると、熱膨張係数がほとんどずれていないので、基板の反りがなく、偏波依存性の小さい光回路を実現できる。またクラッドにSiO₂に所定の屈折率制御用添加物を含ませることで比屈折率差をさらに大きくすることができる。

【0035】(5) 請求項5に記載の光導波路によれば、バッファ層の有無に関わらず、いずれの光導波路にも適用できる。

【0036】(6) 請求項6に記載の光導波路および請求項8に記載の光導波路の製造方法によれば、コアをプラズマCVDで形成するので、コア形成時の焼結プロセスが不要となり、安価に製造することができる。また、低温で成膜することにより、Nの含有量を容易に制御することができ、それによりコアの屈折率を極めて広い範囲で変えることができる。さらに成膜した膜中への応力の発生も極めて少なく、結果的に基板に反りがほとんど生じない。

【0037】(7) 請求項7に記載の光導波路によれば、反りのほとんどない光導波路を実現することができ、高寸法精度の光回路を得ることができることと、コヒーレント光通信用の偏光依存性の少ない光部品を容易

に実現することができる。

【0038】(8) 請求項9に記載の光導波路の製造方法によれば、熱処理によってコアの屈折率変化を小さくすることができ、基板の反りがほとんどないので、偏波依存性の極めて小さく導波路型光回路を極めて低コストで実現することができる。また、抜本的に超小型化を図ることができるので、大幅な低コスト化を期待できる。

【0039】(8) 請求項10に記載の光導波路の製造方法によれば、OH基による吸収損失の極めて少ない光導波路を実現することができる。

【0040】(9) 請求項11に記載の光導波路の製造方法によれば、製造工程中のコアの屈折率低下を抑圧することができる。

【図面の簡単な説明】

【図1】本発明の実施例による光導波路の断面図。

【図2】本実施例による比屈折率差に対する基板の反りを従来例との比較で示す特性図。

【図3】本発明の他の実施例による光導波路の断面図。

【図4】本発明の実施例による光導波路の製造方法の概略工程図。

【図5】本発明の実施例の方法によって成膜したコアの特性を調べるための基板上の測定位置を示した基板の平面図。

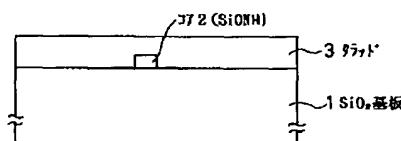
【図6】本発明の実施例によるプラズマCVD装置の概略図。

【図7】本発明の実施例の方法によって成膜したN₂O/SiH₄比に対するコア層の屈折率特性図。

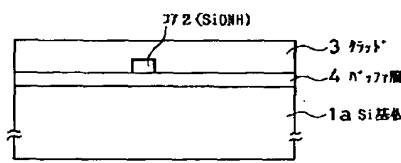
10 【符号の説明】

- 1 SiO₂
- 2 コア (SiONH)
- 2 コアパターン (SiONH)
- 2 a コア層 (SiONH)
- 3 クラッド
- 4 バッファ層
- 5 プラズマCVD装置
- 6 シャワ電極
- 7 下部電極
- 8 プラズマ
- 9 1 SiH₄, N₂O
- 9 2 ガス
- 1 0 ヒータ
- 1 1 電圧
- 1 2 高周波電源
- 1 3 絶縁体
- 1 4 排気装置

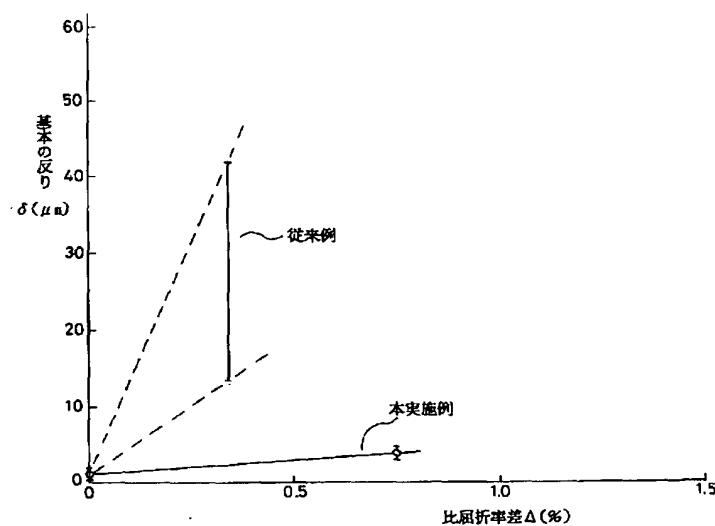
【図1】



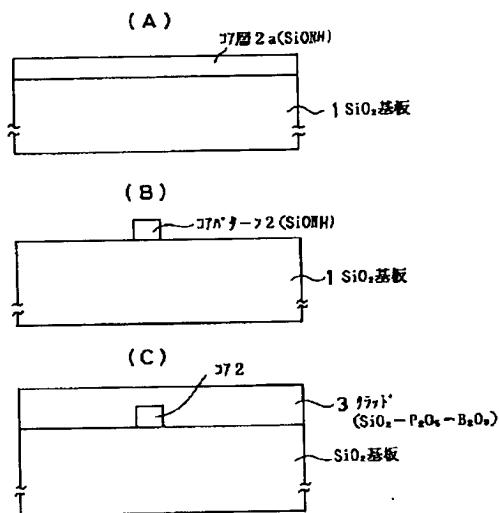
【図3】



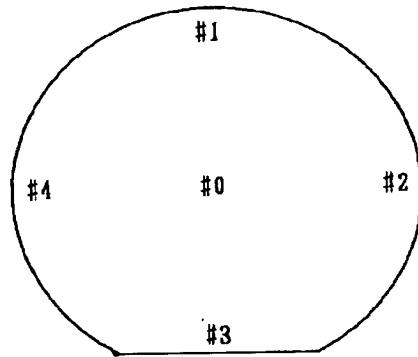
【図2】



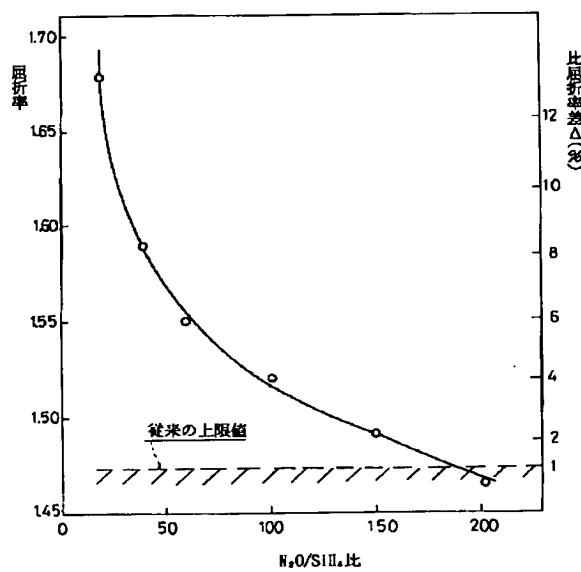
【図4】



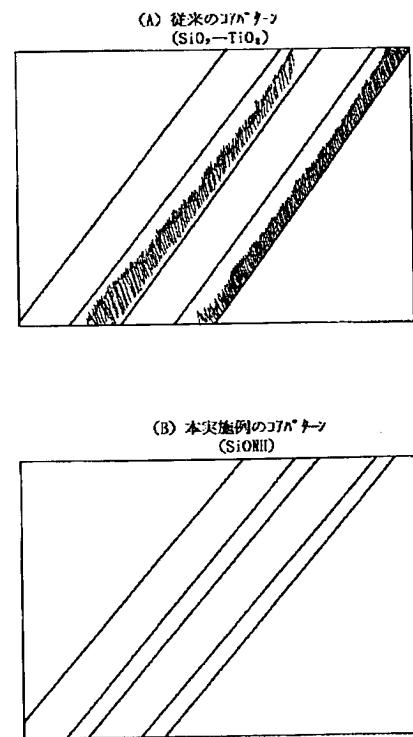
【図5】



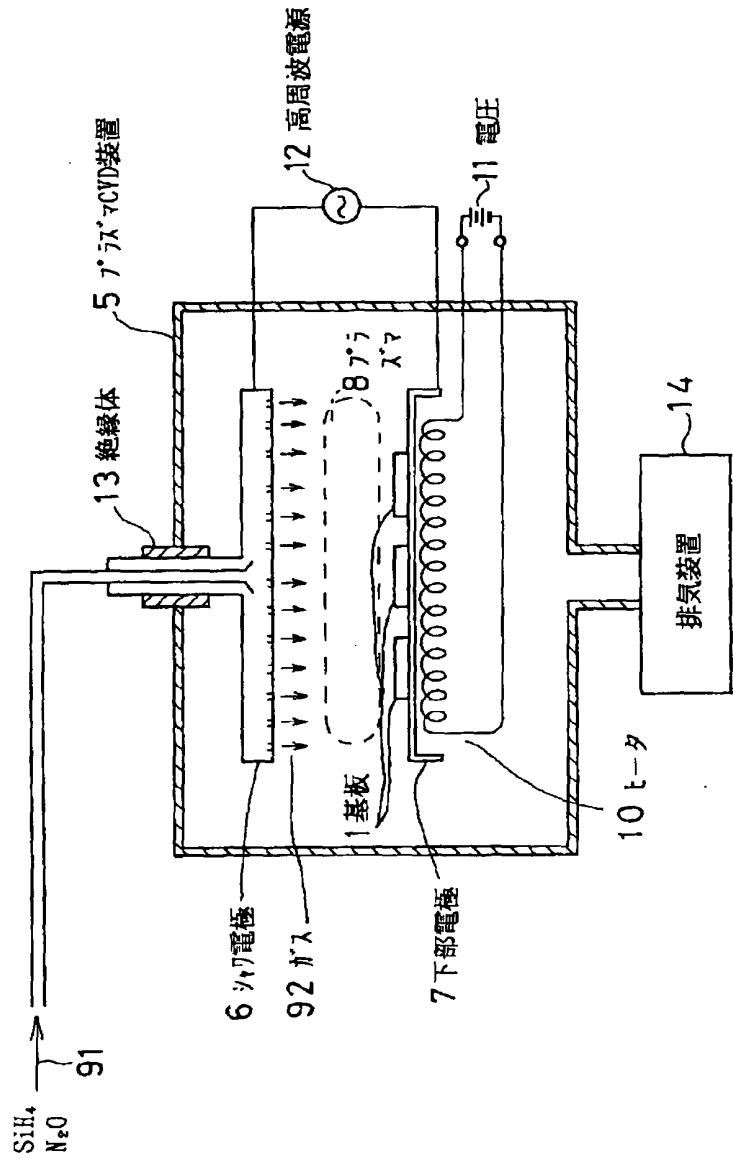
【図7】



【図9】

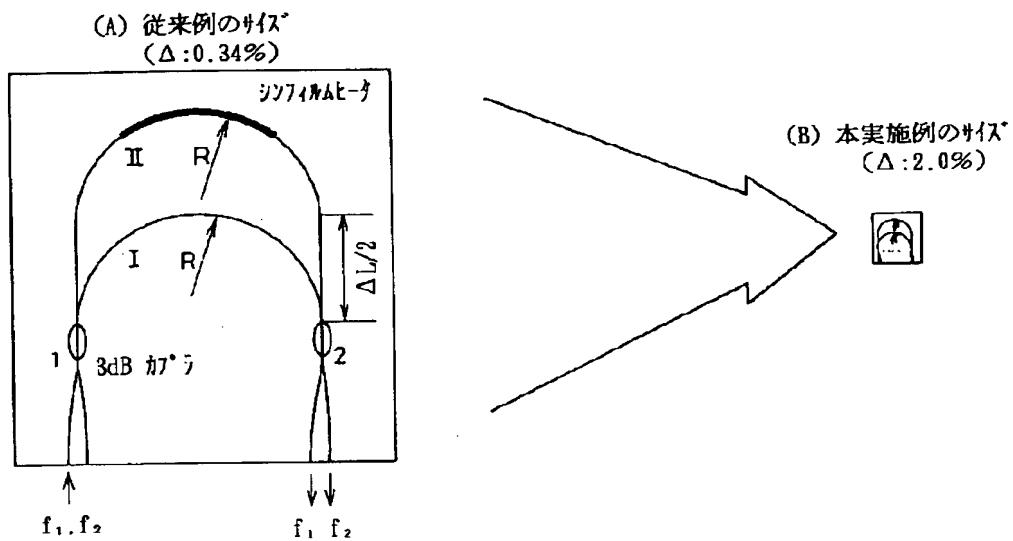


【図6】



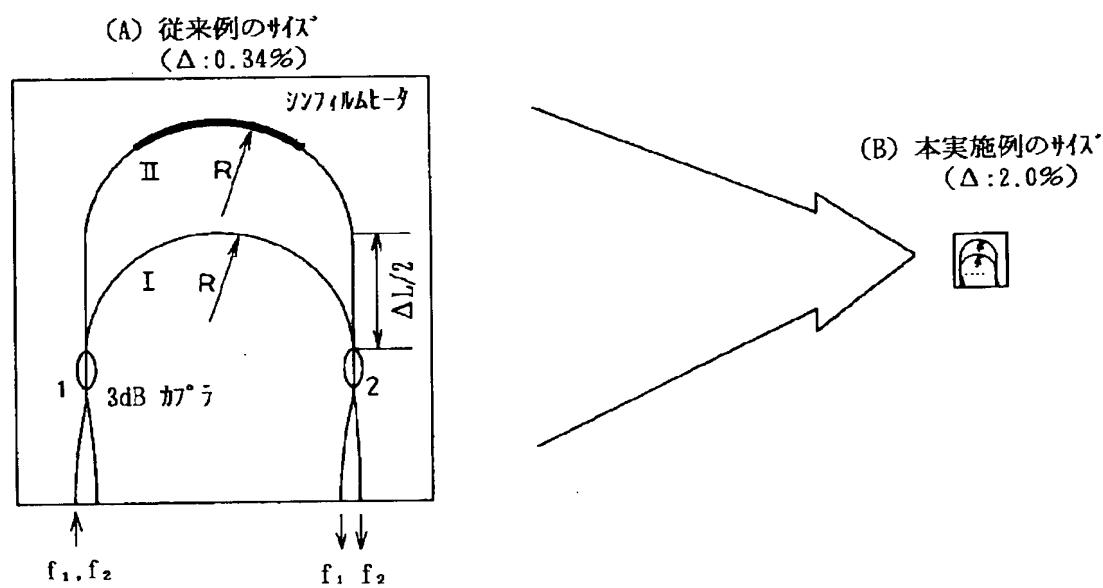
【図8】

マッハツエンダー型光フィルタ

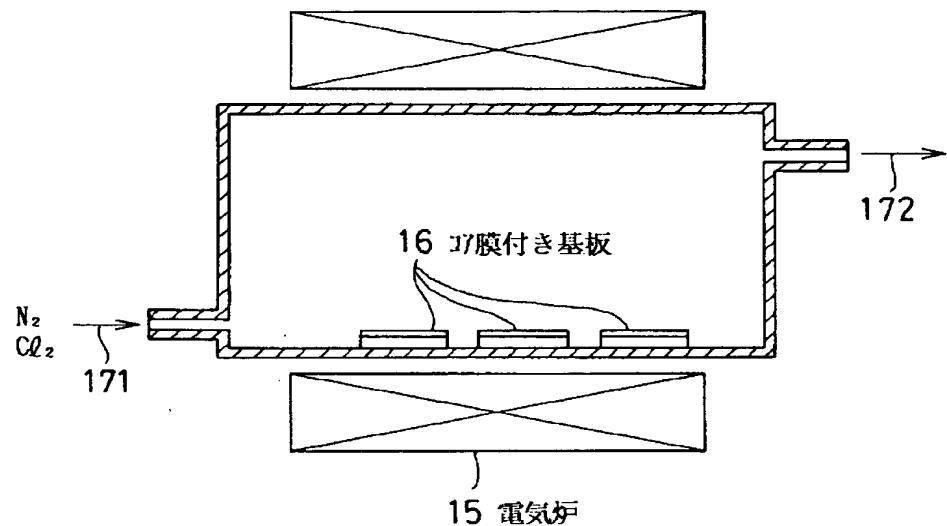


【図10】

マッハツエンダー型光フィルタ



【図11】



【図12】

